

## 16 通道恒流源驱动 IC

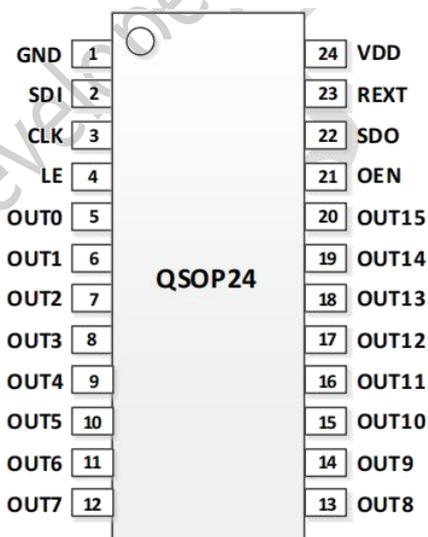
### 主要特点

- 工作电压: 3.5~5.5V
- 工作温度: -50~85°C
- 16 通道恒流输出
- 8bit 高精度电流增益配置, 25%~200%
- 去除开路坏点, 最大支持 32 扫
- 自动动态黑屏节能, 黑屏时芯片 VCC 电流<0.2mA
- 低灰补偿, 消影电压可调
- 双沿传输
- 恒流源范围:
  - 0.5~35mA @ VDS>=0.5V, VDD>=3.5V
  - 0.5~20mA @ VDS>=0.3V, VDD>=3.5V
- 恒流源精度
  - 芯片间: ±0.8%(典型值), ±1.5%(最大值)
  - 通道间(非低转折): ±0.8%(典型值), ±1.5%(最大值)
  - 通道间(低转折): ±1.3%(典型值), ±2.5%(最大值)
- I/O 施密特触发器触发输入
- 数据传输频率: fMAX=25MHz(最大)
- ESD(HBM)接触(OUT0~OUT15): 8KV

### 典型应用

- LED 显示

### 管脚排列



### 产品概述

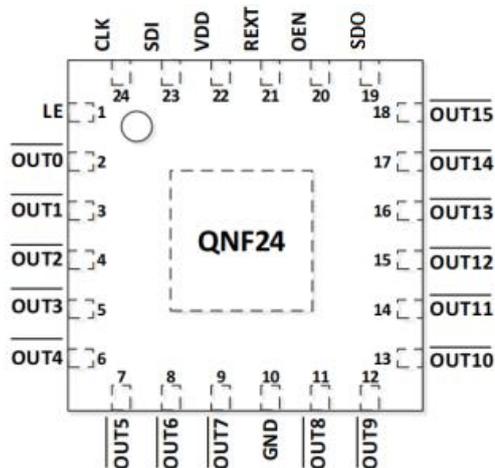
DP3246B 是一款专为 LED 显示屏设计的高级双锁存恒流源驱动芯片。采用低转折电压设计, 可有效节能。

内部集成电流增益调节, 最大 32 扫去除开路坏点, 消影电压可调, 低灰补偿, 双沿传输功能。

驱动芯片内集成自动动态黑屏节能功能, 芯片对应区域的显示画面为黑屏(或者驱动芯片对应颜色不显示)的时候, 会自动关闭整个芯片, 这时的芯片会工作在极低功耗的黑屏节能模式, 芯片 VCC 电流<0.2mA

### 封装信息

产品名称	封装形式	包装方式	数量/盘	湿敏等级
DP3246B	QSOP24	编带	4000	MSL=3
	QFN24	编带	5000	



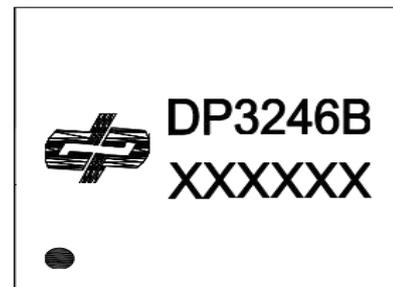
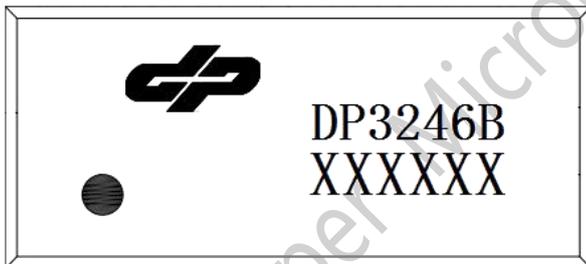
## 产品说明

### ➤ 管脚功能描述

引脚号	Pin 名称	功能(QSOP24)
1	GND	电源地
2	SDI	串行数据输入
3	CLK	时钟信号
4	LE	数据锁存
5~20	OUT0~OUT15	恒流源输出通道
21	OEN	恒流输出使能
22	SDO	串行数据输出
23	REXT	外置调节电阻
24	VDD	电源

引脚号	Pin 名称	功能(QFN24)
1	LE	数据与指令的锁存端, 不同的 LE 长度代表不同指令
2~9,11~18	OUT0~OUT15	恒流灌电流输出端
10	GND	接地端
19	SDO	串行数据输出端
20	OEN	使能信号输入端 OEN 高电平时, 关断 OUT0 ~ OUT15 OEN 低电平时, 打开 OUT0 ~ OUT15
21	REXT	外挂电阻输入端, 可调节输出端恒流值
22	VDD	电源输入端
23	SIN	串行数据输入端
24	CLK	时钟信号输入端

### ➤ 产品标记



DP3246B 为产品品名;

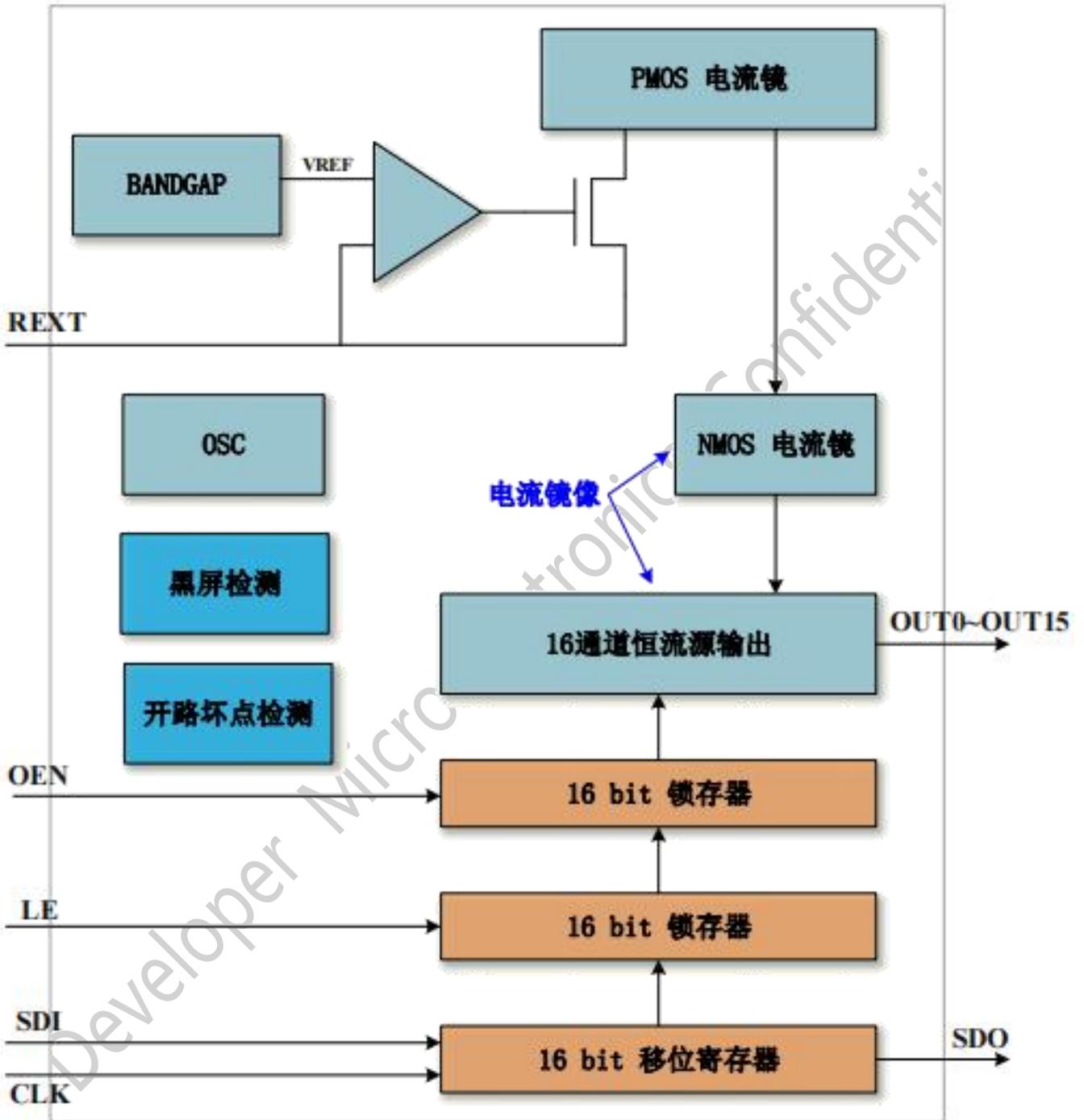
XXXXXX 第一个 X 代表年份最后一位, 例 2014 即 4; 第二个 X 代表月份, 用 A-L 12 个字母表示; 第四个 X 代表日, 01-31 表示; 最后两个 X 代表晶圆批号代码

**➤ 绝对最大额定值** (Ta=25°C)

特性	符号	额定值	单位
电源电压	VDD	0~5.5	V
输出电流	Io	35	mA
输入电压	VIN	-0.4~VDD+0.4	V
输出耐受电压	VOUT	11V	
时钟频率	FCLK	25	MHz
接地端电流	IGND	+1000	mA
消耗功耗 (印刷电路板上, 25°C)	DN-type PD	3.19	W
热阻抗	DN-type Rth(j-a)	39.15	°C/W
工作温度	Topr	-40 ~ 85	°C
存储温度	Tstg	-55 ~ 150	°C



### 内部功能框图



## 指令定义

指令名称	LE 高电平宽度	指令描述
Reserved	0~2	Reserved
DATA_LATCH	3	锁存显示数据
	4	锁存每一行 (非末行)的最后一个显示数据
	5	锁存末行的最后一个显示数据
Reserved	7~10	Reserved
WR_REG1	11	写配置寄存器 1
WR_REG2	12	写配置寄存器 2

备注：LE 高电平宽度是指当 LE 为高电平时，CLK 的上升沿个数(双沿传数时为 CLK 上升沿、下降沿个数之和)

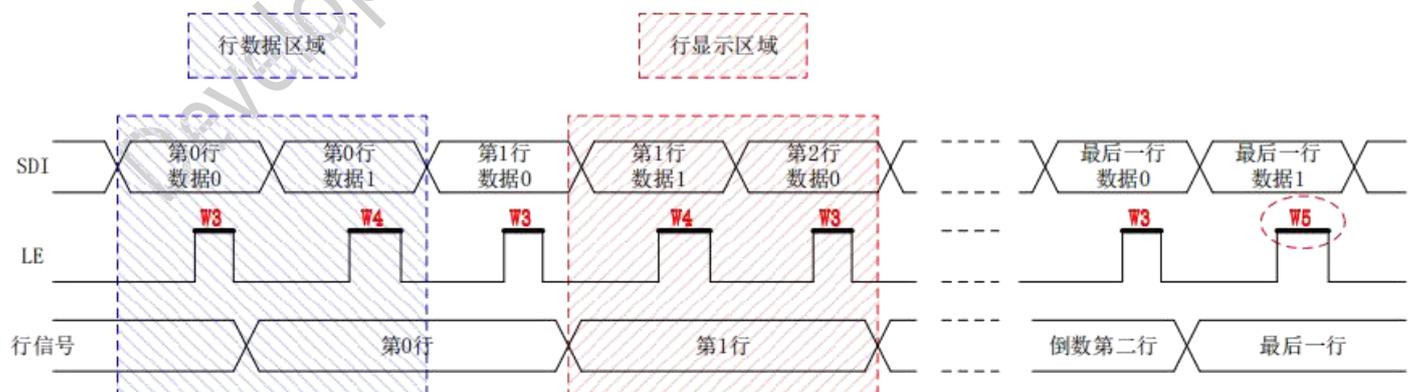
## 数据传送时序

DP3246B 集成开路去除坏点功能，显示数据需要行标识信息，DP3246B 使用锁存数据时的 LE 高电平宽度来作为显示数据的行标识信息

W3：代表 LE 的高电平宽度为 3 个 CLK 的宽度，仅代表锁存数据

W4：代表 LE 的高电平宽度为 4 个 CLK 的宽度，代表此行数据锁存完毕(下一次锁存的数据为下一行的数据)

W5：代表 LE 的高电平宽度为 5 个 CLK 的宽度，代表最后一行的数据锁存完毕(下一次锁存的数据为第 0 行的数据)



## 寄存器列表

### 寄存器 1(REG01)

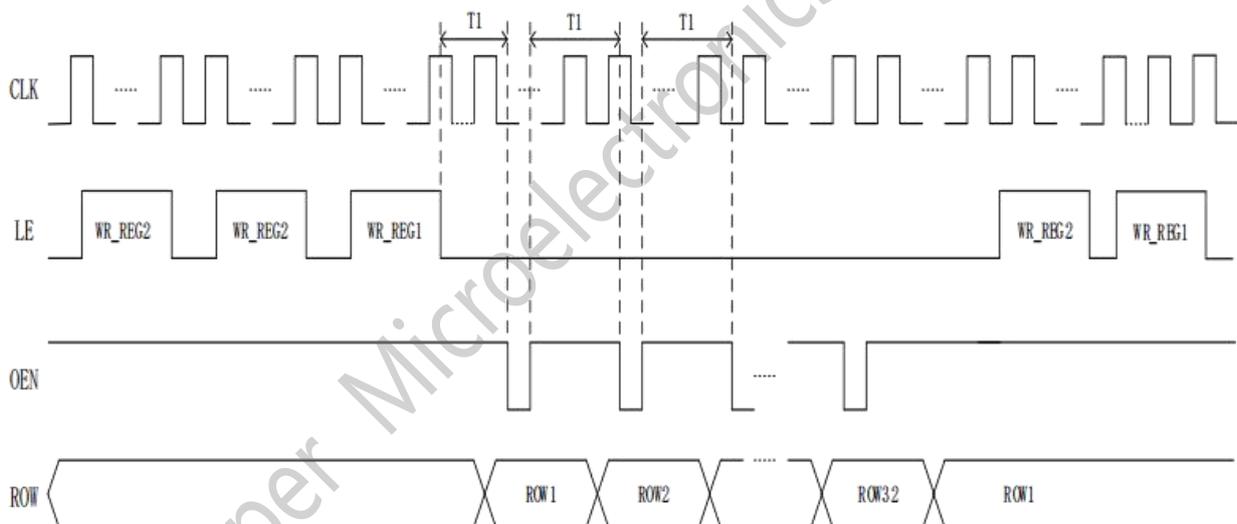
bit	NAME	Default	Description
15:13	Reserved	3'h0	
12:9	OE_ADD	4'h0	OE 加宽= OE_ADD * 6ns
8	Reserved	1'h0	
7:0	IGAIN	8' hff	$IOUT=(IGAIN+1)/256*17.6/REXT$

### 寄存器 2(REG02)

bit	NAME	Default	Description
15:11	VS_DISSHD	5' h1f	消隐电位选择, step : 77mV 00000 : VDD-0.8V
10:8	VS_CORNER	3'h7	恒流源输出拐点选择
7	OPEN_EN	1'h0	0: 不启用去除坏点功能 1: 启用去除坏点功能
6	OPEN_DET	1'h0	0->1 : (OPEN_DET 上升沿) 开始检测 0: 复位至准备检测状态
5	POWER_SAVE_N	1'h0	0 : 启用黑屏节能 1 : 关闭黑屏节能
4	DISSHD_EN	1'h0	0: 不启用消影功能 1 : 启用消影功能
3	Reserved	3'h0	
2:0	CLK_SEL	3' h0	000: 单沿传数 其它: 双沿传数

## 开路检测

1. 开路检测期间，CLK 连续发送
2. 发送指令 WR\_REG2，配置寄存器 2 的 REG0X02<6>=0，寄存器 2 的 REG0X02<15:7>、REG0X02<5:0>保持原值
3. 发送指令 WR\_REG2，配置寄存器 2 的 REG0X02<10:8>=000，REG0X02<7:6>=11，寄存器 2 的 REG0X02<15:11>、REG0X02<5:0>保持原值不变(使能开路检测模式，配置恒流拐点到最低)
4. 发送指令 WR\_REG1，配置寄存器 1 的 REG0X01<8>=0，REG0X01<7:0>右移一位，高位补 0，REG0X01<15:9>保持原值不变(配置输出电流为正常电流的 50%)
5. 将行选信号切换至第一行 ROW1，连续发送 32 个 OEN 低电平，行选信号随对应行变化，时间 T1 (OEN 高电平时间) 大于 400us (包含至少 32 个 CLK)。扫描数为 N 时，扫完第 N 行后切换至第一行，循环扫描，直到 32 个 OEN 低电平信号发送完成
6. 发送指令 WR\_REG2，将寄存器 2 的<7:6>配置为 2' h10，启用开路检测数据，其它寄存器值使用原配置值
7. 发送指令 WR\_REG1，将寄存器 1 配置为原配置值



**直流特性 (如果不另外说明,  $T_a = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ )**

特性	符号	测试条件	最小值	典型值	最大值	单位
电源电压	VDD	-	3.5	5	5.5	V
ON 时的输出电压	VO(ON)	OUT0~OUT15	0.3	-	DD	V
高电平逻辑输入电压	VIH	-	0.7*VDD	-	DD	V
低电平逻辑输入电压	VIL	-	GND	-	0.3*VDD	V
SDO 高电平输出电流	IOH	VDD=5V	-	-	-20	mA
SDO 低电平输出电流	IOL	VDD=5V	-	-	20	mA
恒流输出	Io	OUT0~OUT15	0.5	-	35	mA

**动态特性(如果不另外说明,  $V_{DD} = 3.5 \sim 5.5\text{V}$ ,  $T_a = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ )**

特性	符号	测试电路	测试条件	最小值	典型值	最大值	单位
串行数据传输频率	FCLK	6	-	-	-	25	MHz
时钟脉冲宽度	t <sub>wCLK</sub>	6	SCK=H 或者 L	20	-	-	ns
锁存脉冲宽度	t <sub>wLE</sub>	6	LE=H	20	-	-	ns
使能脉冲宽度	t <sub>wOE</sub>	6	OE = H 或者 L, REXT=890 Ω	50	-	-	ns
保持时间	t <sub>HOLD1</sub>	6	-	5	-	-	ns
	t <sub>HOLD2</sub>	6	-	5	-	-	ns
建立时间	t <sub>SETUP1</sub>	6	-	5	-	-	ns
	t <sub>SETUP2</sub>	6	-	5	-	-	ns
最大时钟上升时间	t <sub>r</sub>	6	-	-	-	100	ns
最大时钟下降时间	t <sub>f</sub>	6	-	-	-	100	ns

**电气参数 (若无特殊说明,  $V_{DD} = 3.5\text{V} \sim 5.0\text{V}$ ,  $T_a = 25^{\circ}\text{C}$ )**

特性	符号	测试电路	测试条件	最小值	典型值	最大值	单位
高电平逻辑输出电压	VOH	1	IOH=-1mA, SDO	VDD-0.4	-	DD	V
低电平逻辑输出电压	VOL	1	IOH=+1mA, SDO	-	-	0.4	V
高电平逻辑输入电流	I <sub>IH</sub>	2	VIN=VDD, OEN, SDI, CLK	-	-	1	μA
低电平逻辑输入电流	I <sub>IL</sub>	3	VIN=GND, LE, SDI, CLK	-	-	-1	μA
电源电流	IDD1	4	Rext=未接, OUT off	-	0.56	0.6	mA
	IDD2	4	Rext=1250, OUT off	-	4.2	4.5	mA
	IDD3	4	Rext=630, OUT off	-	4.6	4.8	mA



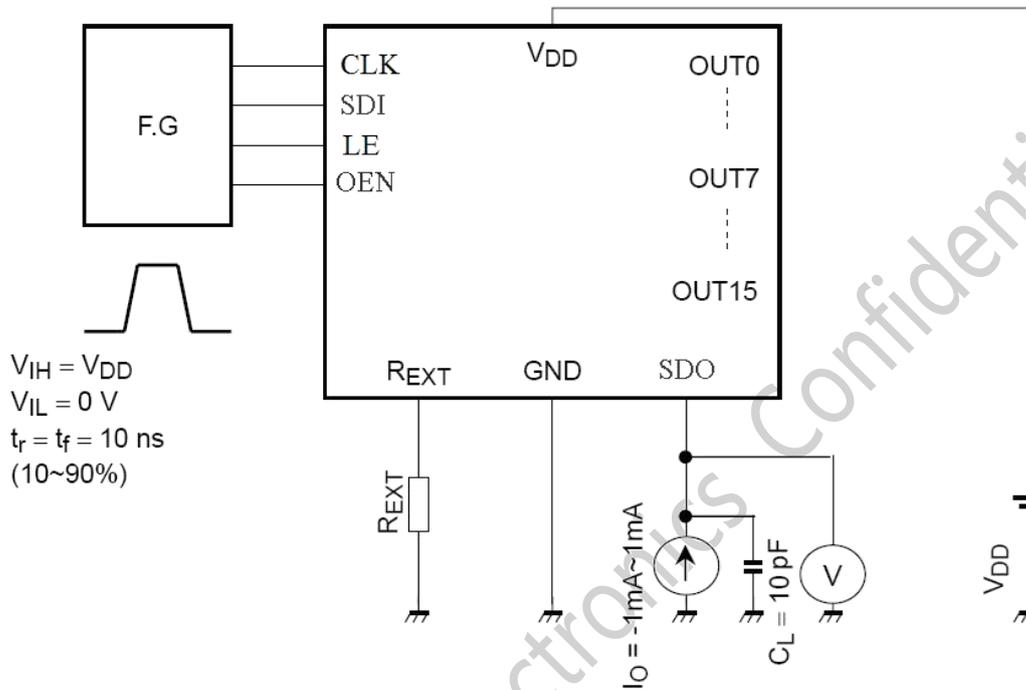
	IDD4	4	Rext=1250, OUT on	-	4.5	4.8	mA
	IDD5	4	Rext=630, OUT on	-	4.9	5.1	mA
	IDD6	4	SDI=0 (黑屏)	-	0.2	0.25	mA
恒流输出	IO1	5	VDD=5.0V, VO=1.0V, REXT=1kΩ	-	17.6	-	mA
	IO2	5	VDD=5.0V, VO=1.0V, REXT=2Ω	-	8.8	-	mA
恒流误差	ΔIO	5	VDD=5.0V, VO=1.0V, REXT=1 kΩ OUT0~OUT15	-	±1.0	±1.5	mA
恒流电源电压调节	%VDD	5	VDD=4.5~5.5V, VO=1.0V, REXT=1.25 kΩ OUT0~OUT15	-	± 1	-	%/V
恒流输出电压调节	%VOUT	5	VDD=5.0V, VO=1.0~3.0V, REXT=1.25 kΩ OUT0~OUT15	-	±0.1	-	%/V

开关特性(如果不另外说明, Ta=25°C, VDD=5.0V)

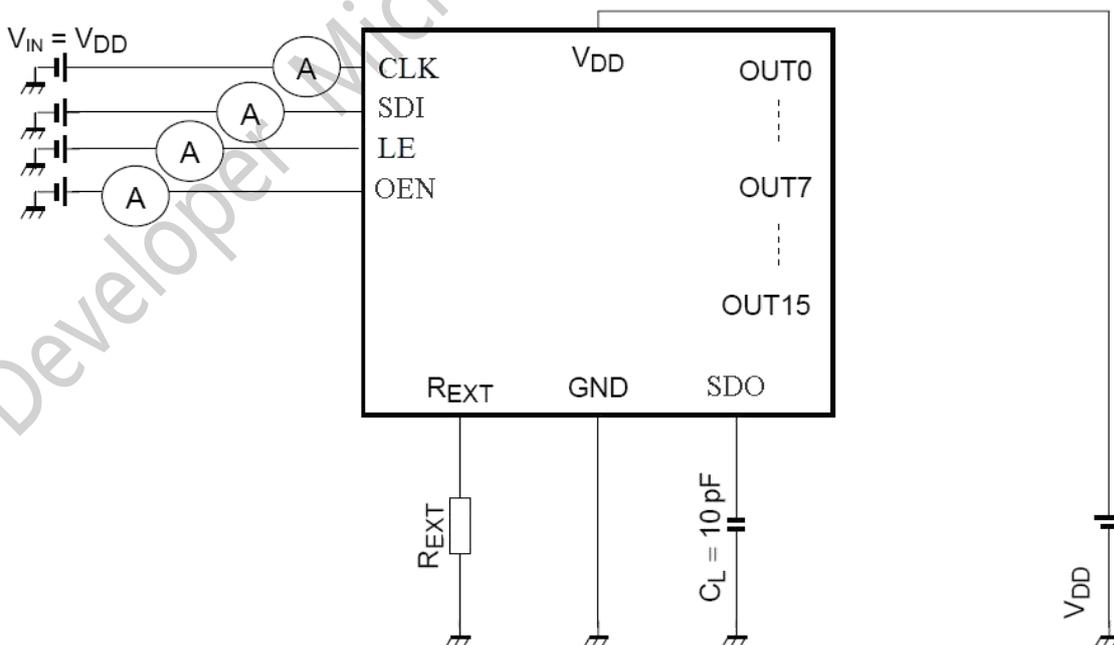
特性	符号	测试电路	测试条件	最小值	典型值	最大值	单位
传输 延迟时间	CLK-OUT0	t <sub>pLH1</sub>	6	LE=H, OEN=L	80	100	ns
	LE-OUT0	t <sub>pLH2</sub>	6	OEN=L	80	100	
	OEN-OUT0	t <sub>pLH3</sub>	6	LE=H	115	135	
	CLK-SDO	t <sub>pLH</sub>	6	-	20	40	
	CLK-OUT0	t <sub>pHL1</sub>	6	LE=H, OEN=L	80	100	
	LE-OUT0	t <sub>pHL2</sub>	6	OEN=L	80	100	
	OEN-OUT0	t <sub>pHL3</sub>	6	LE=H	115	135	
	CLK-SDO	t <sub>pHL</sub>	6	-	30	50	
输出端上升时间	t <sub>or</sub>	6	电压波形的 10~90%	45	80	ns	
输出端下降时间	t <sub>of</sub>	6	V 电压波形的 90~10%	55	80	ns	

## 测试电路

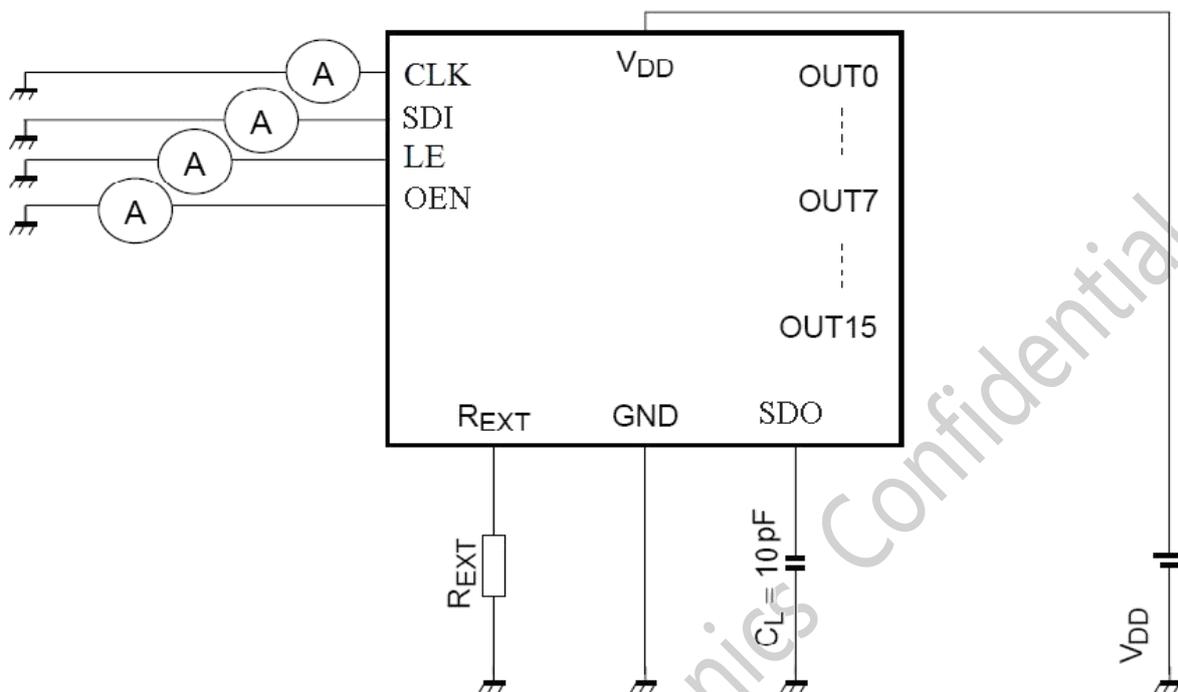
测试电路 1: 高电平逻辑输入电压/低电平逻辑输入电



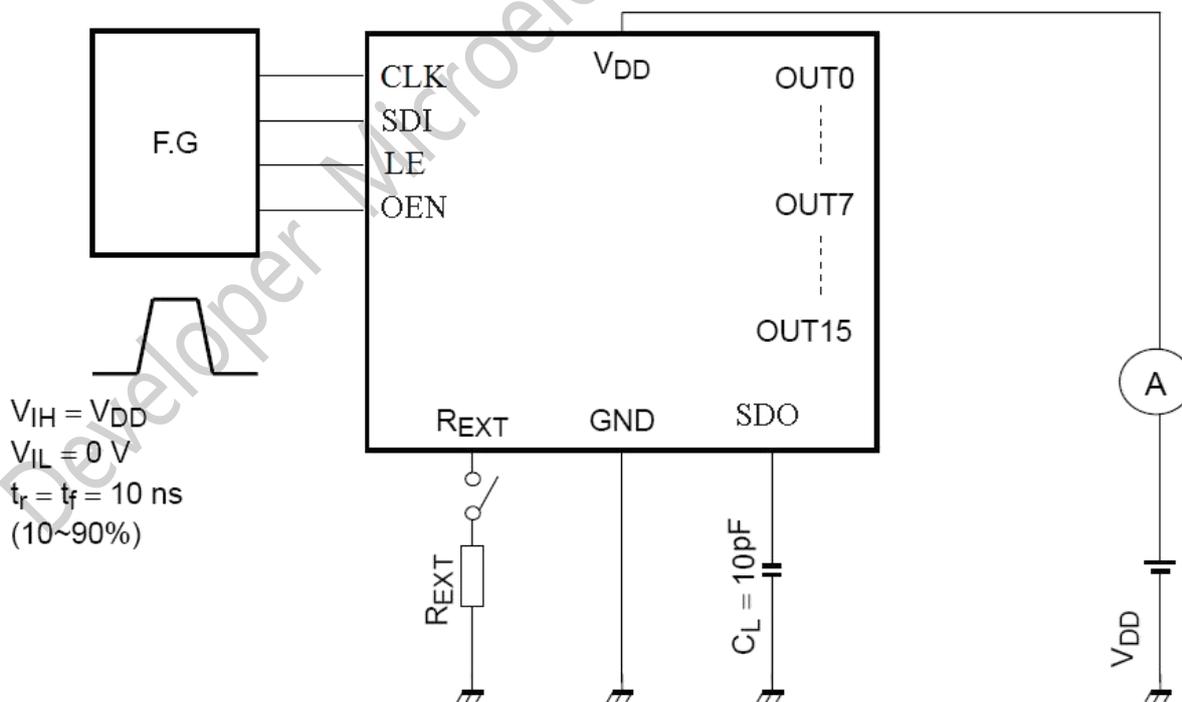
测试电路 2: 高电平逻辑输入电流/下拉电阻



测试电路 3: 低电平逻辑输入电流/上拉电阻

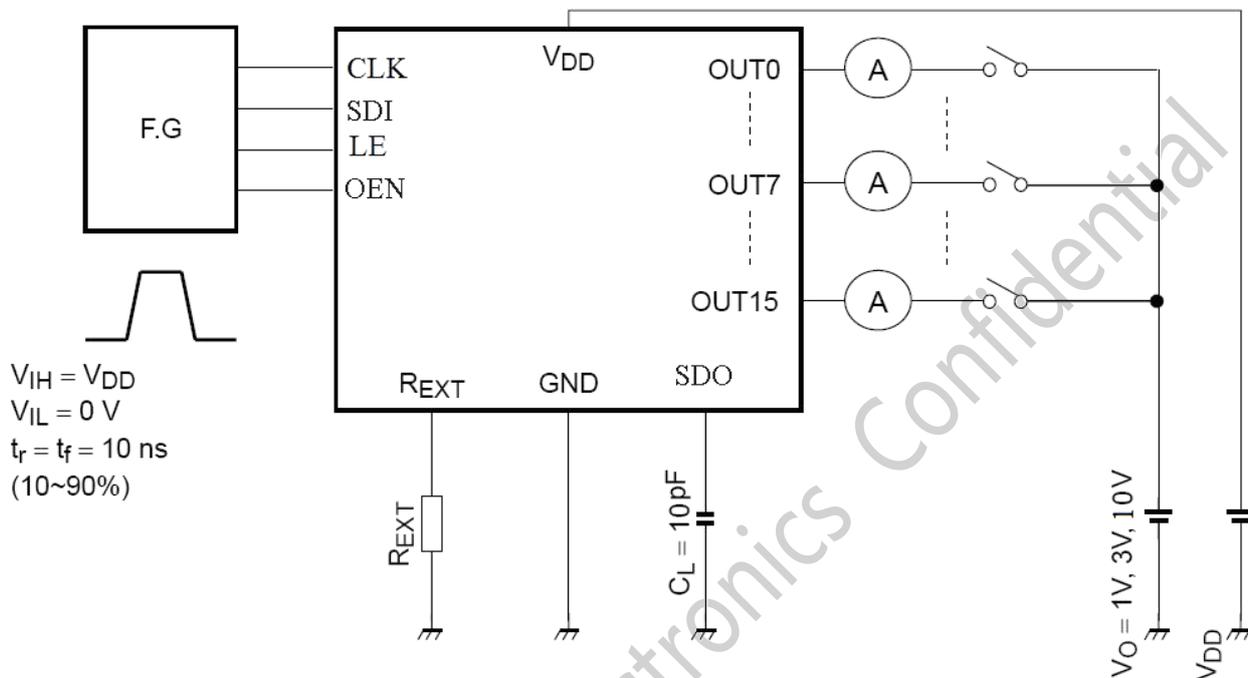


测试电路 4: 电源电流

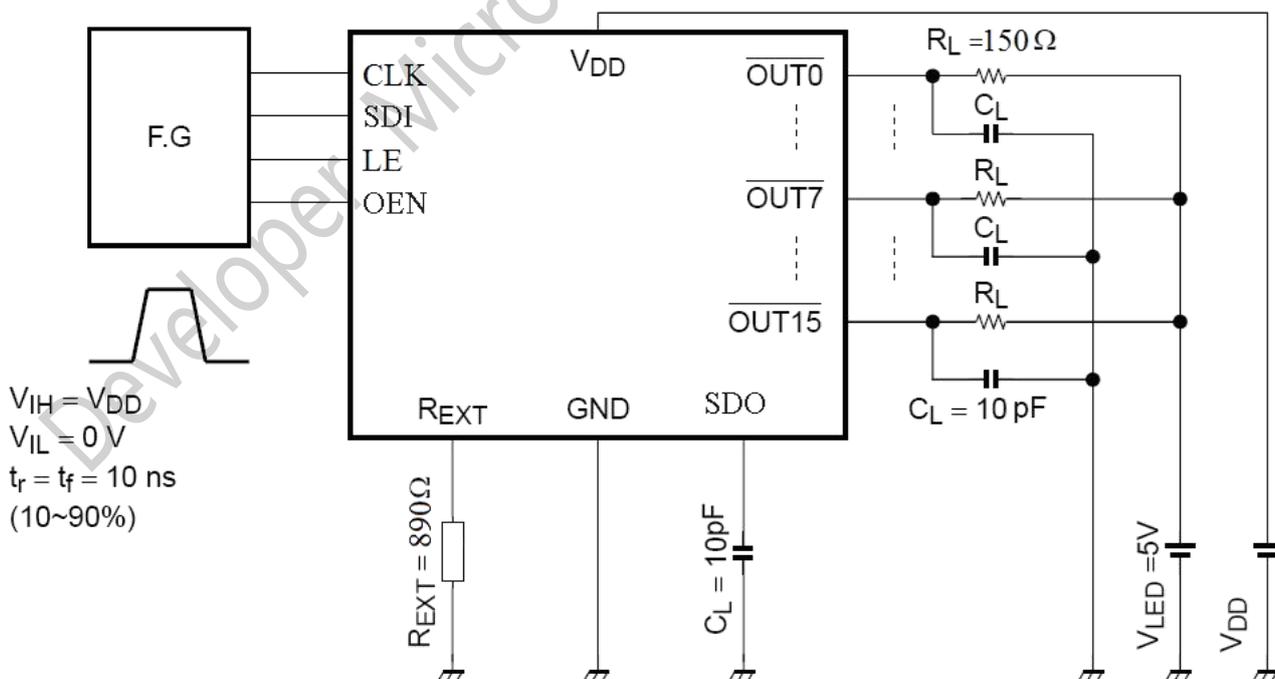


测试电路 5: 恒流输出/输出 OFF 漏电流/恒流误差

恒流电源电压调节/恒流输出电压调节

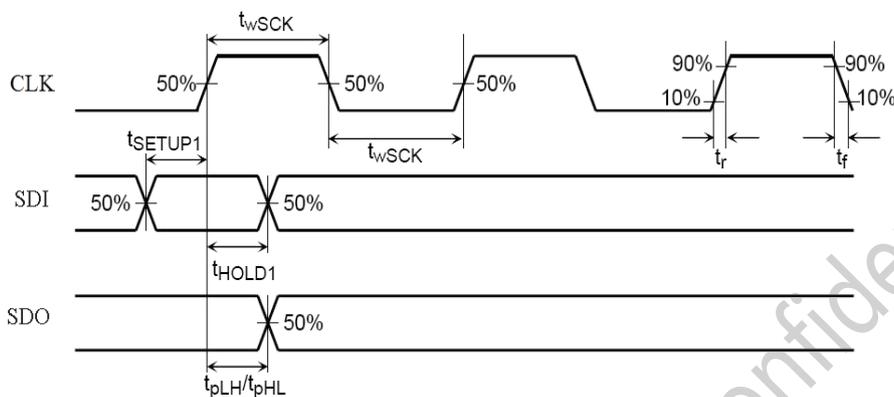


测试电路 6: 开关特性

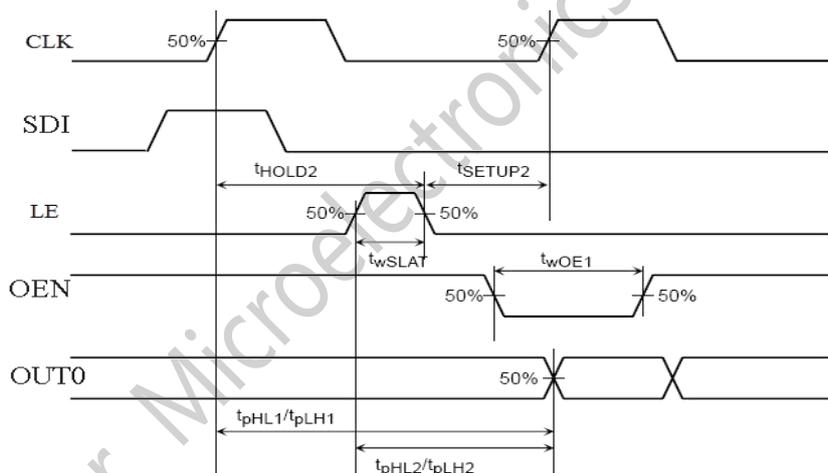


## 时序波形

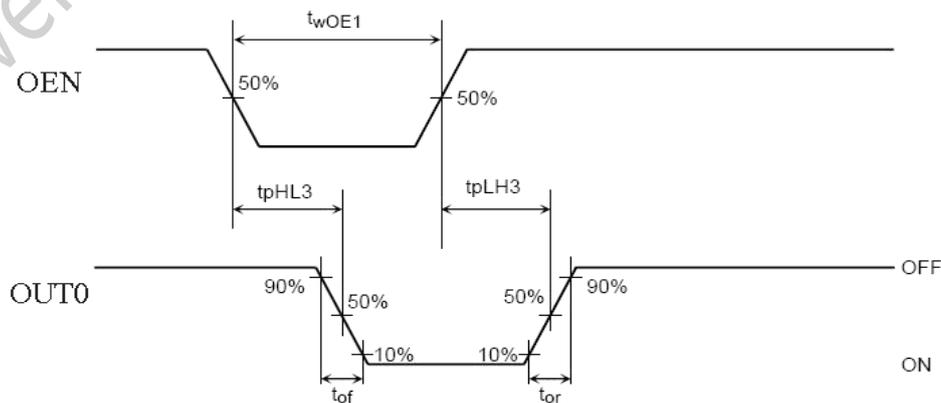
### 1. CLK, SDI, SDO



### 2. CLK, SDI, LE, OEN, OUT0



### 3. OUT0

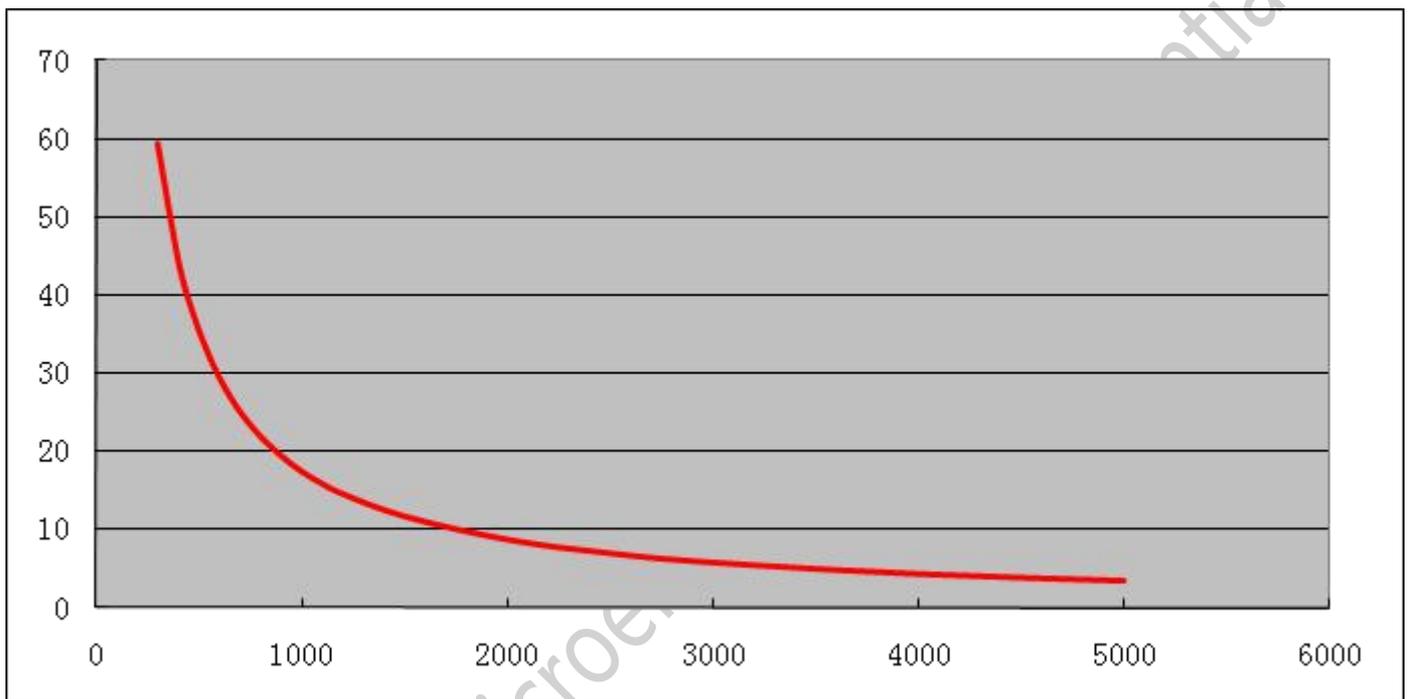


## 调节输出电流

如下图所示，由一个外接 REXT 电阻调整输出电流 IO<sub>OUT</sub>，套用下列公式可计算出输出电流值：

$$I_{OUT} = 18.6/R_{EXT}$$

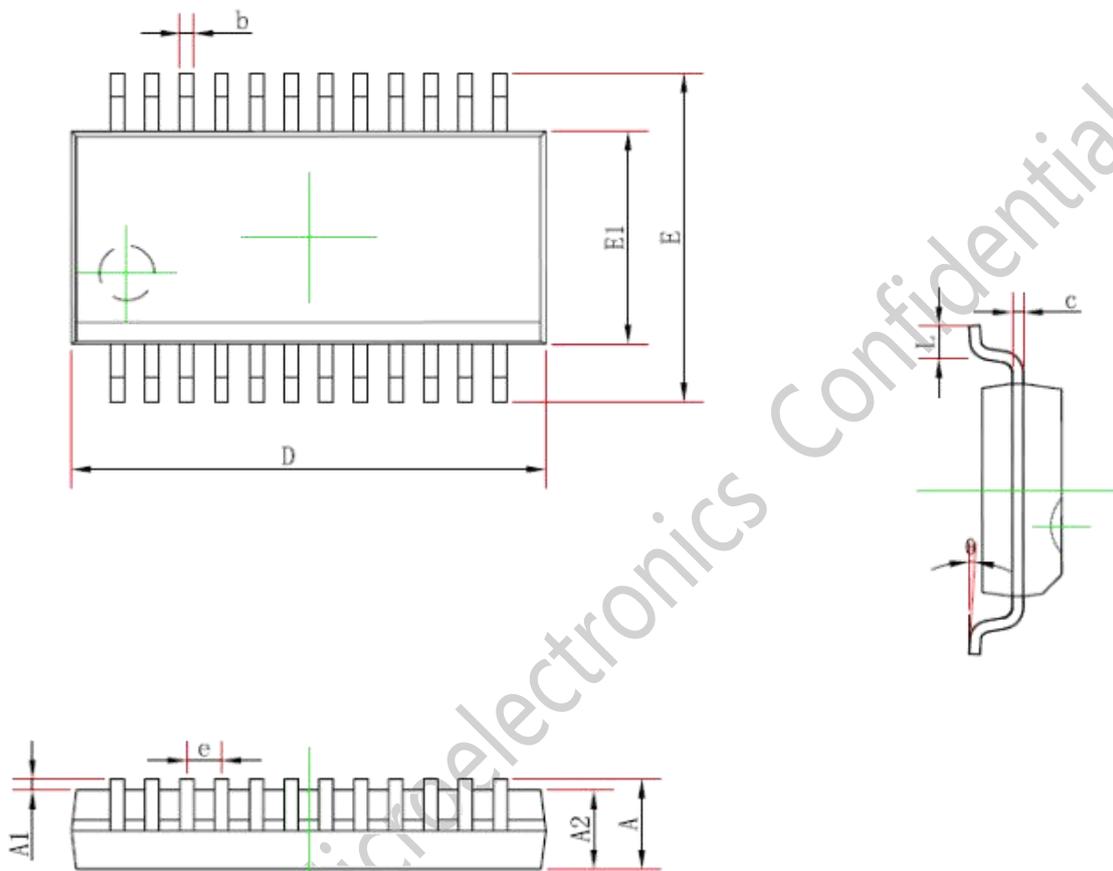
公式中的 REXT 为芯片 23PIN REXT 端口对地的电阻值。比如，当 REXT=930Ω 时通过计算公式可得输出电流值 20mA。





## 封装尺寸

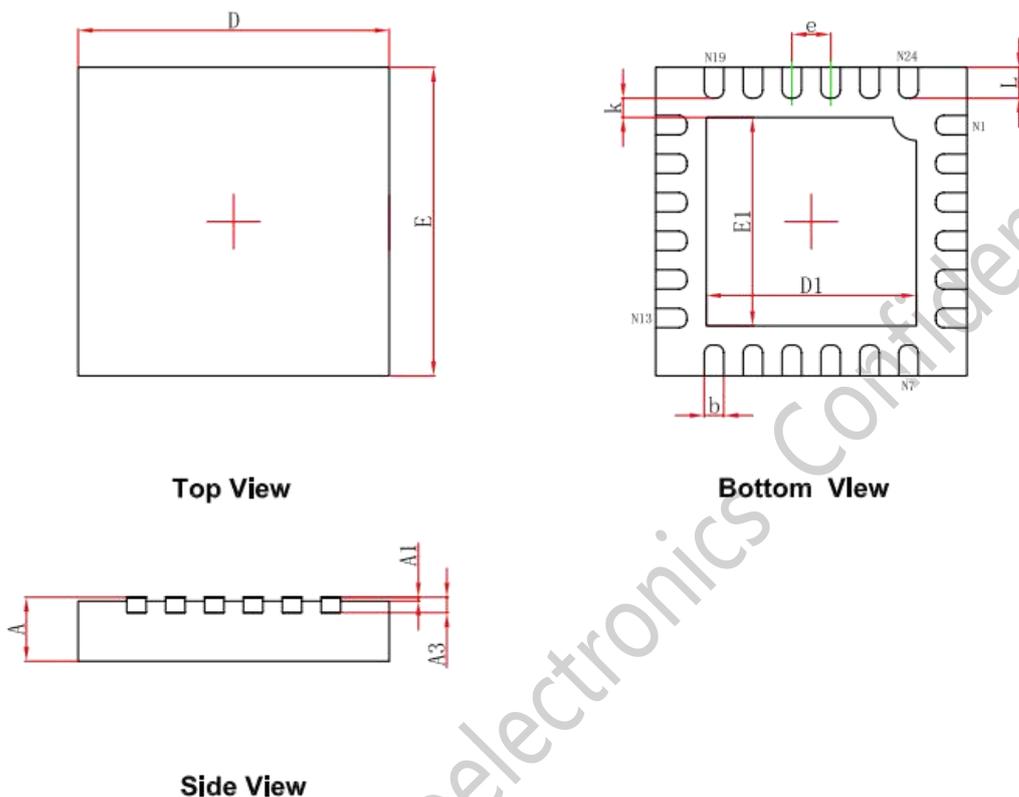
QSOP24



	毫米(mm)	
	最小值(Min)	最大值(Max)
A	—	1.95
A1	0.05	0.35
A2	1.05	—
b	0.1	0.4
c	0.05	0.254
D	8.2	9.2
E1	3.6	4.2
E	5.6	6.5
e	0.635TYP	
L	0.3	1.5
θ	0°	10°

**QFN24-4\*4-0.5**

QFNWB4×4-24L (P0.50T0.75/0.85) PACKAGE OUTLINE DIMENSIONS



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min.	Max.	Min.	Max.
A	0.700/0.800	0.800/0.900	0.028/0.031	0.031/0.035
A1	0.000	0.050	0.000	0.002
A3	0.203REF.		0.008REF.	
D	3.924	4.076	0.154	0.160
E	3.924	4.076	0.154	0.160
D1	2.600	2.800	0.102	0.110
E1	2.600	2.800	0.102	0.110
k	0.200MIN.		0.008MIN.	
b	0.200	0.300	0.008	0.012
e	0.500TYP.		0.020TYP.	
L	0.324	0.476	0.013	0.019

## 重要声明

德普微尽力确保本产品规格书内容的准确和可靠，但是保留在没有通知的情况下，修改规格书内容的权利。客户在下订单前应联系德普微获取最新的相关信息，并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的本公司销售条款与条件。

德普微会不定期更新本文档内容，产品实际参数可能因型号或者其他事项不同有所差异，本文档不作为任何明示或暗示的担保或授权。

本产品规格书未包含任何针对德普微或第三方所有的知识产权的授权。针对本产品规格书所记载的信息，德普微不做任何明示或暗示的保证，包括但不限于对规格书内容的准确性、商业上的适销性，特定目的的适用性或者不侵犯德普微或任何第三人知识产权做任何明示或暗示保证，德普微也不就因本规格书本身及其使用有关的偶然或必然损失承担任何责任。

德普微对应用帮助或客户产品设计不承担任何义务。客户应对其使用本公司的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险，客户应提供充分的设计与操作安全验证。

针对本规格书所披露的内容，在未获得德普微的授权下，任何第三方不得使用、复制、转换，一经发现本公司必依法追究其法律责任，并赔偿由此对本公司造成的一切损失。

请注意在本资料记载的条件范围内使用产品，特别请注意绝对最大额定值、工作电压范围和电气特性等。因在本资料记载的条件范围外使用产品而造成的故障和（或）事故等的损害，本公司对此概不承担任何责任。

本公司一直致力于提高产品的质量和可靠度，但所有的半导体产品都有一定的失效概率，这些失效概率可能会导致一些人身事故、火灾事故等。当设计产品时，请充分留意冗余设计并采用安全指标，这样可以避免事故的发生。

使用本公司的 IC 生产产品时，如因其产品中对该 IC 的使用方法或产品的规格，或因进口国等原因，包含本 IC 产品在内的制品发生专利纠纷时，本公司概不承担相应责任。