

LED 共阴行驱动 IC

1 概述

DP32039 是一款专为 LED 扫描屏设计的串行译码共阴行驱动芯片。集成 16 通道 NMOS 行开关电路，具有高性能消影自适应、LED 灯珠短路及开路串亮处理等功能。集成防止多通道同时开启的串行译码电路，可以防止 3 个及以上通道同时开启而造成通道电流过大而烧环芯片。DP32039 能够完整取代 LED 模组原本的 3—8 译码器(74HC138)电路,更有效地简化了 LED 模组 PCB 布线的复杂度，进而提升显示屏整体影像效果。

2 特点

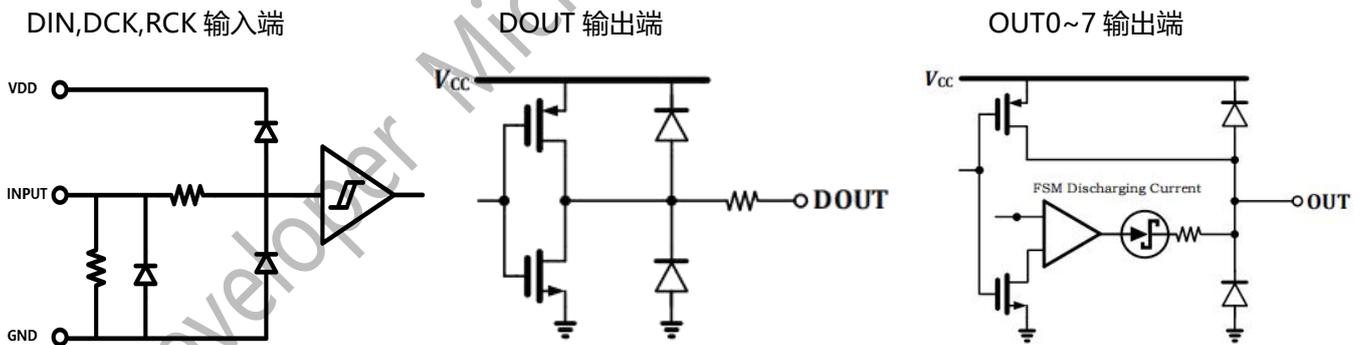
- 工作电压 2.8V~5.5V
 - 集成防止多通道同时开启串行译码电路
 - 支持任意扫
 - 集成 16 通道功率 NMOS 管
 - $OUT_MAX = 2.5A @ VDD = 5.0V$
 - $RON=90m\Omega @ VDD=5.0V \& I_{OUT}=1.0A$
 - 最大功耗 < 600 mW @ $VDD = 5.0V$
 - 集成消影自适应功能，有效消除行拖影
 - 消影电位可寄存器配置，可适应更加复杂的环境
- 改善 LED 开路造成的显示屏十字线现象
 - 简化 LED 模组 PCB 布线复杂度
 - 封装形式: QSOP24, QFN4*4-24L
 - 优秀的 ESD 特性

3 应用领域

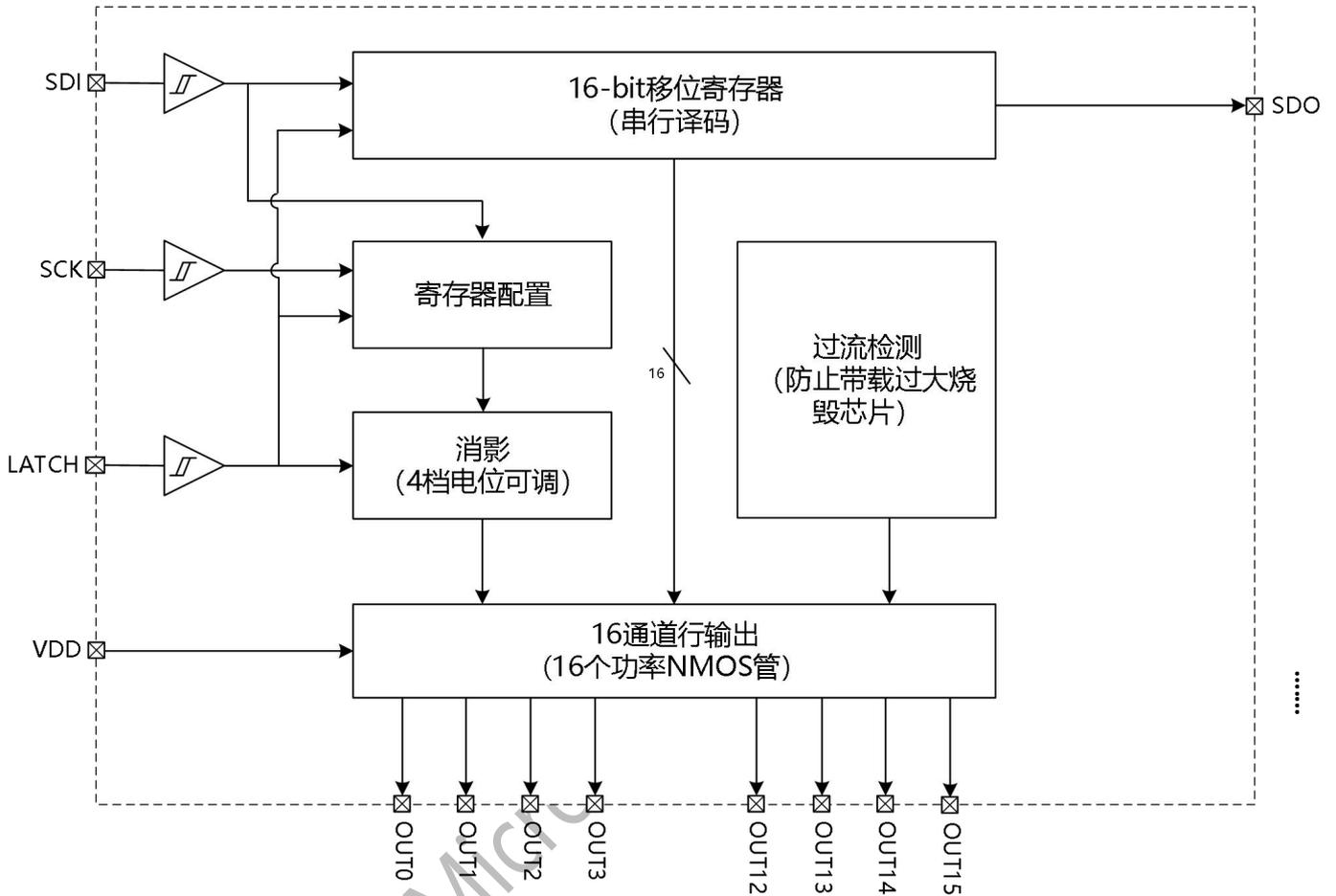
- 高刷新率 LED 视频显示
- 单色 双色 全彩 LED 显示
- 高密度 小间距 LED 灯板显示

4 电路原理图

4.1 输入输出等效电路



4.2 内部电路框图





目录

1 概述.....	1
2 特点.....	1
3 应用领域.....	1
4 电路原理图.....	1
4.1 输入输出等效电路.....	1
4.2 内部电路框图.....	2
5 产品说明.....	5
6 建议应用电路.....	6
7 参数表.....	7
7.1 最大极限参数.....	7
7.2 推荐工作范围.....	7
7.3 直流电气特性 (VDD=5.0V).....	8
7.4 动态特性 (若无特殊说明, VDD=3.5V~5V, Ta=25°C).....	8
8 时序波形图.....	8
9 换行控制以及消影时间.....	9
10 寄存器配置.....	10
11 封装尺寸.....	11
12 重要声明.....	13



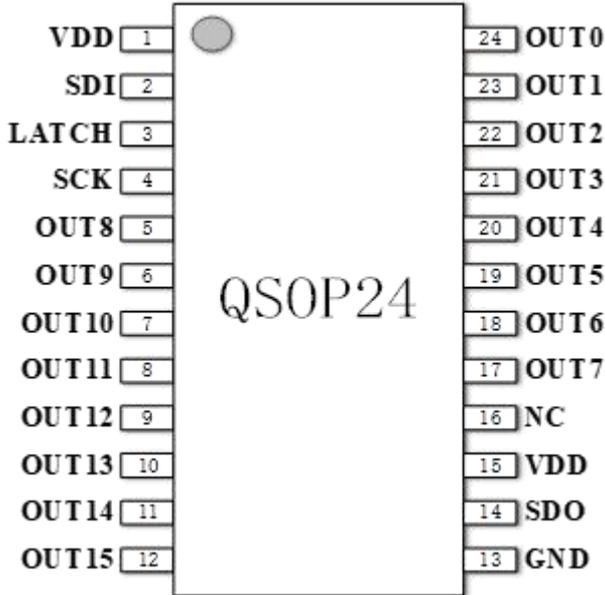
修订历史

版本	修订日期	修订人	修订内容
V1.0	2024.04	WM	1.初始版本
V1.1	2024.10	WM	1.新增 QFN24 封装

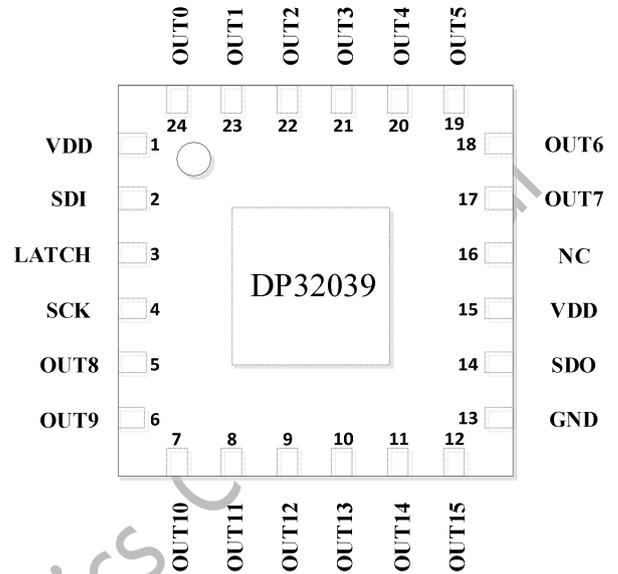
Developer Microelectronics Confidential

5 产品说明

- 引脚定义



QSOP24 引脚定义图



QFN4*4-24L 引脚定义图

- 引脚说明

QSOP24 引脚号	QFN24 引脚号	引脚名称	引脚说明
1,15	1,15	VDD	电源输入
2	2	SDI	数据输入
3	3	LATCH	数锁存信号
4	4	SCK	数据时钟信号
5~12, 17~24	5~12, 17~24	OUT0~OUT15	OUT 输出
13	13	GND	地
14	14	SDO	串行数据输出
16	16	NC	空脚

- 产品订购信息

产品名称	封装形式	包装方式	数量/盘	湿敏等级
DP32039	QSOP24	编带	4000	MSL=3
	QFN24	编带	5000	

● 产品标记



QSOP24



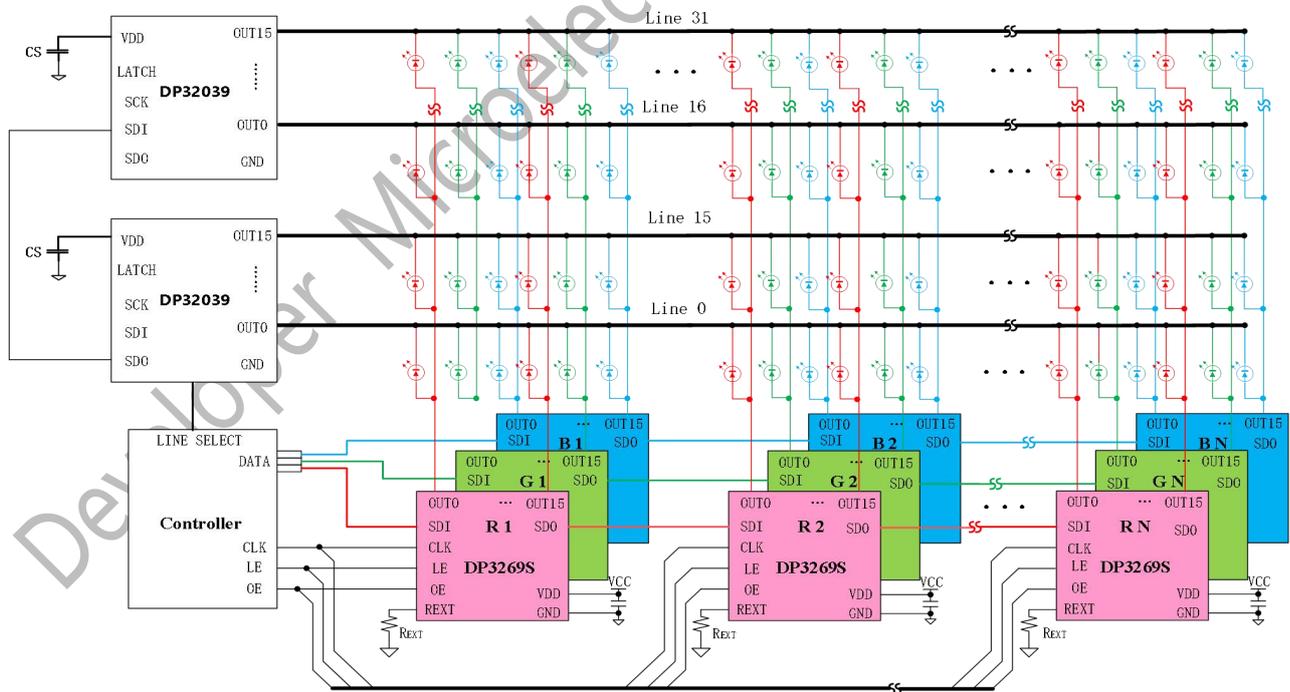
QFN24

DP32039 为产品品名
XXXXXX 代表产品批次号

6 建议应用电路

由于 LED 扫描屏广泛应用于户内显示屏以降低成本，但因为 LED 的寄生电容在扫描切换时会瞬间产生放电路径而造成显示屏发生拖影现象；用户可使用具有放电电路功能的 DP32039 且参照如下图的扫描屏建议应用电路，并搭配内建有预先充电功能的恒流驱动芯片 DP3269S，如此即可能完整地消除此上、下拖影现象。

因 DP32039 为 16 路输出集成功率芯片，为避免热积累过大，建议使用于 32 扫以上显示屏，并注意使用时的温度状况。



LED 显示屏 32 扫应用框图

7 参数表

7.1 最大极限参数

项目	符号	额定值	单位
电源电压	V _{CC}	0~6.0	V
输入电压(所有脚位)	V _{IN}	-0.4~V _{DD} +0.4	V
OUT 端连续工作电流	I _D	-2.5	A
OUT 端瞬间最大电流	I _{OUT_MAX}	-3.5	A
功率损耗	PD	<600	mW
封装热阻	R _{th(j-a)}	80	°C/W
工作温度	T _{opr}	-40~85	°C
存储温度	T _{stg}	-40~150	°C
HBM 人体模式	V _{ESD}	≥8	KV

- 所有的电压值均是以芯片接地端 (GND) 做为参考点, 最大极限参数的测试温度为 25°C。
- 若实际工作条件超过规定值可能会造成元件永久的损伤; 若实际工作条件略低于最大值并长时间工作可能会降低元件的可靠性。上述仅是部分规定值, 本产品不支持在规格之外的其他条件的功能操作。
- 表贴产品焊接温度最高峰值不能超过 260°C, 温度曲线依据 J-STD-020 标准、参考工厂实际和锡膏厂商建议由工厂自行设定。

7.2 推荐工作范围

项目	符号	测试条件	最小值	典型值	最大值	单位
电源电压	V _{CC}	-	2.8	3.8	5.5	V
输出端电压(DOUT)	V _{DOUT}	-	0.7	-	V _{DD}	V
输出端电流(DOUT)	I _{OH}	V _{OH} = V _{DD} - 0.5V	-	-16	-	mA
	I _{OL}	V _{OL} = 0.5V	-	20	-	
输入电压 (SDI, LATCH, SCK)	V _{IH}	V _{DD} = 3.3V~5.5V	0.7 V _{DD}	-	V _{DD}	V
	V _{IL}		0	-	0.3V _{DD}	

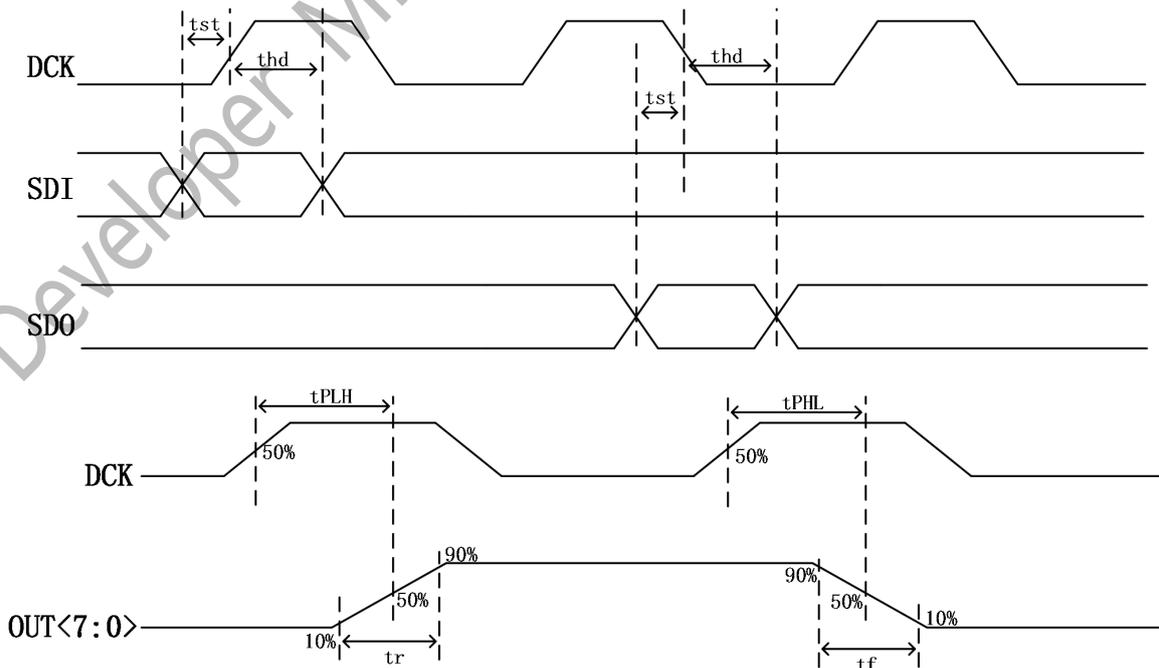
7.3 直流电气特性 (VDD=5.0V)

项目	符号	测试条件	最小值	典型值	最大值	单位
逻辑电源电压	V _{DD}	-	2.8	3.8	5.5	V
电源端电流	I _{DD_OFF}	所有的 OUT 输出置低	-	400	-	uA
栅极开启电压	V _{GS(th)}	V _{DS} =V _{GS} , I _D =250uA	-	-0.7	-0.9	V
源-漏极导通电阻	R _{DS(on)[1:7]}	V _{GS} =-5.0V, I _{OUT} =-1.0A	-	90	-	mΩ
输入电压	高电平	逻辑电位	0.7 V _{DD}	-	V _{DD}	V
	低电平		0	-	0.3 V _{DD}	

7.4 动态特性 (若无特殊说明, VDD=3.5V~5V, Ta=25°C)

项目	符号	测试条件	最小值	典型值	最大值	单位
输出上升延时	t _{PLH}	V _{DD} =5.0V CL=12pF	-	50	-	ns
输出下降延时	t _{pHL}		-	100	-	ns
输出上升沿	t _r		-	60	-	ns
输出下降沿	t _f		-	400	-	ns
建立时间	t _{st}		60	-	-	ns
保持时间	t _{hd}		60	-	-	ns

8 时序波形图

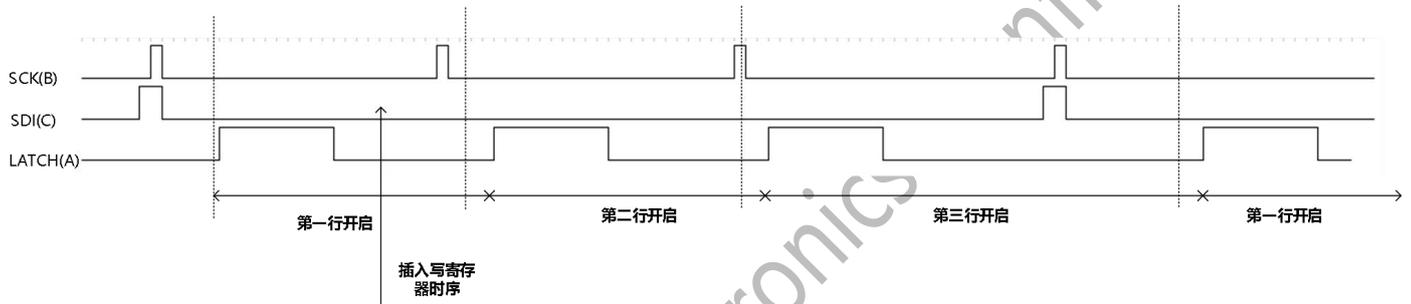


9 换行控制以及消影时间

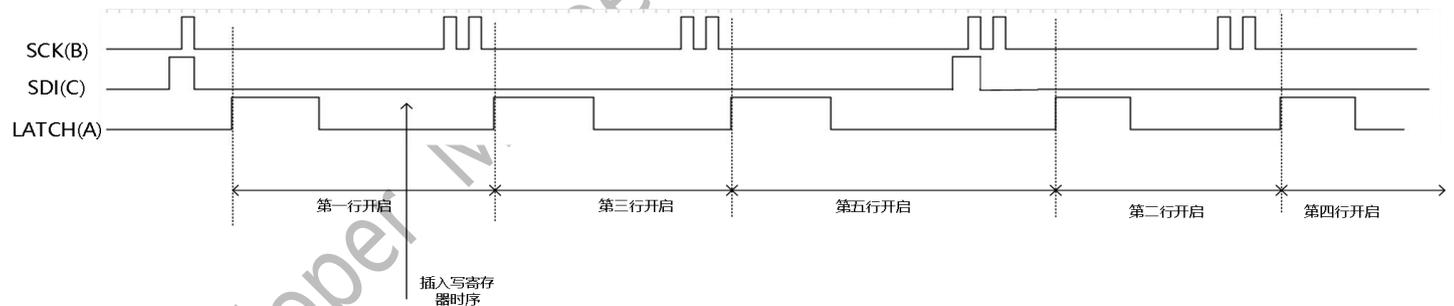
DP32039 为共阴显示屏串行译码行管驱动。

符号	描述	最小值	最大值
Tshadow	LATCH 高电平宽度	120ns	-
Tsetup	Setup time	60ns	-
Thold	Hold time	60ns	-

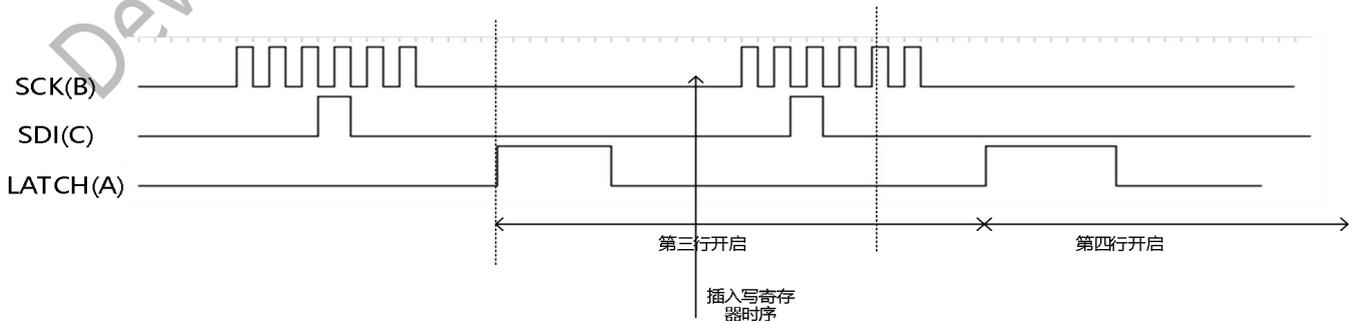
逐行扫:



隔行扫:



任意扫:



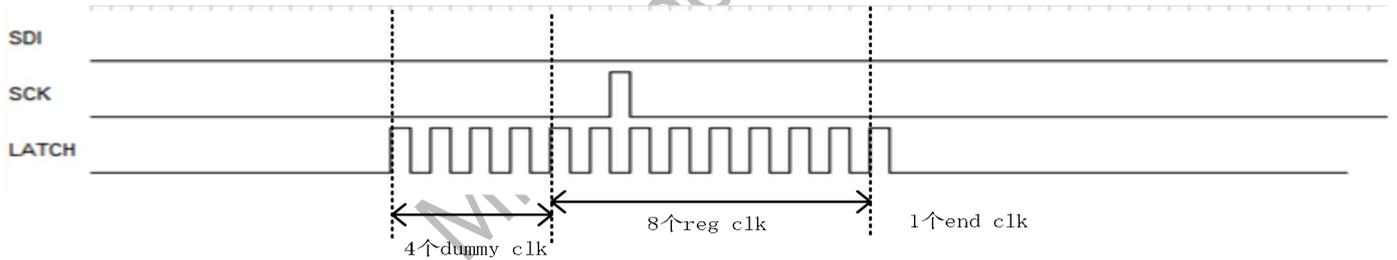
10 寄存器配置

DP32039 内置 4bit 寄存器:

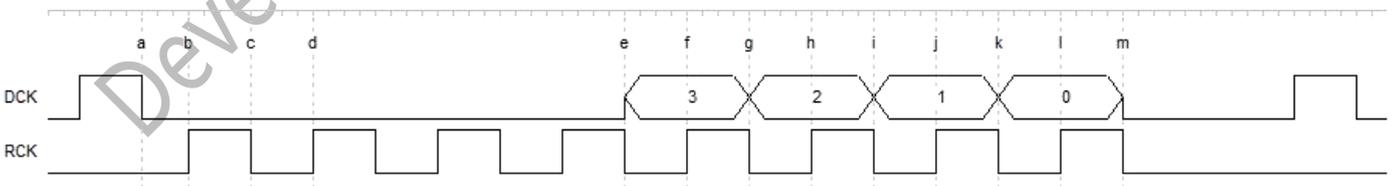
BIT	名称	默认值	描述
3	VR_UP	1' b1	0:正常模式 1:耦合增强模式
2	MODE	1' b0	0: 正常模式 1: 开路检测增强模式
1:0	VR_UP[1:0]	2' b10	上拉消影电路参考电位根据寄存器 VR_UP[1:0]可配置为 (Vdd=5V)- 0000: $V_{dd} \times 11/20 = 2.75V$ 0001: $V_{dd} \times 12/20 = 3.0V$ 0010: $V_{dd} \times 13/20 = 3.25V$ 0011: $V_{dd} \times 15/20 = 3.5V$ 默认值 3.25V 数据管脚对应 SDI 对应 3-8 译码的 C 信号 LATCH 对应 3-8 译码的 A 信号 SCK 对应 3-8 译码的 B 信号

DP32039 寄存器配置由 SCK 和 LATCH 两个信号完成，配置波形如下图分成 3 个步骤。

- (1) LATCH 发送 4 个 dummy clk，芯片收到后进入寄存器配置状态。
- (2) LATCH 继续发送 8 个 clk 脉冲，第 N 个 CLK 脉冲采样 SCK 的值会存入寄存器第 N 比特位 (N=1~8)。
- (3) LATCH 继续发送 1 个 clk 脉冲，芯片收到后退出寄存器配置状态。



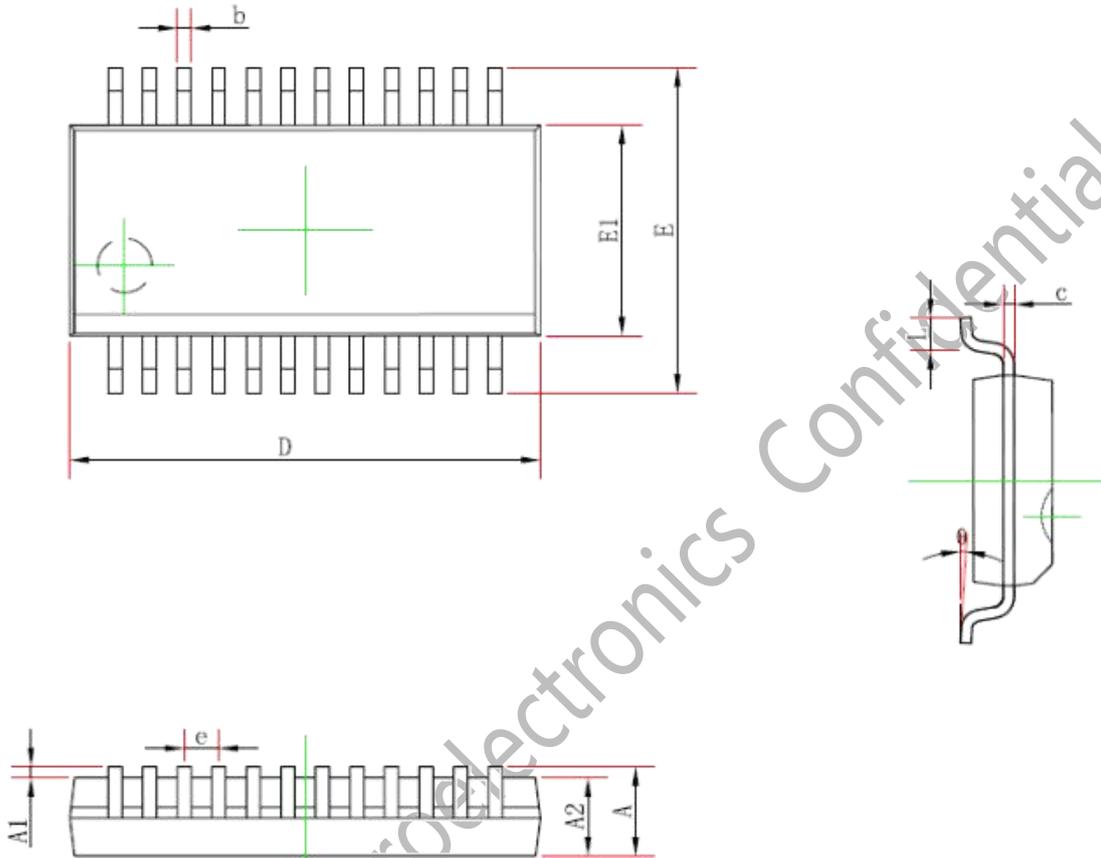
时序约束:



- $t_a \sim t_b$: $> 100ns$
- $t_b \sim t_c$ (or $t_c \sim t_d$): $\geq 60ns$ (RCK 最小脉宽)
- $t_e \sim t_f$ (or $t_g \sim t_h$ or $t_i \sim t_j$ or $t_k \sim t_l$): $\geq 60ns$ (寄存器配置数据的建立时间)
- $t_f \sim t_g$ (or $t_h \sim t_i$ or $t_j \sim t_k$ or $t_l \sim t_m$): $\geq 60ns$ (寄存器配置数据的保持时间)

11 封装尺寸

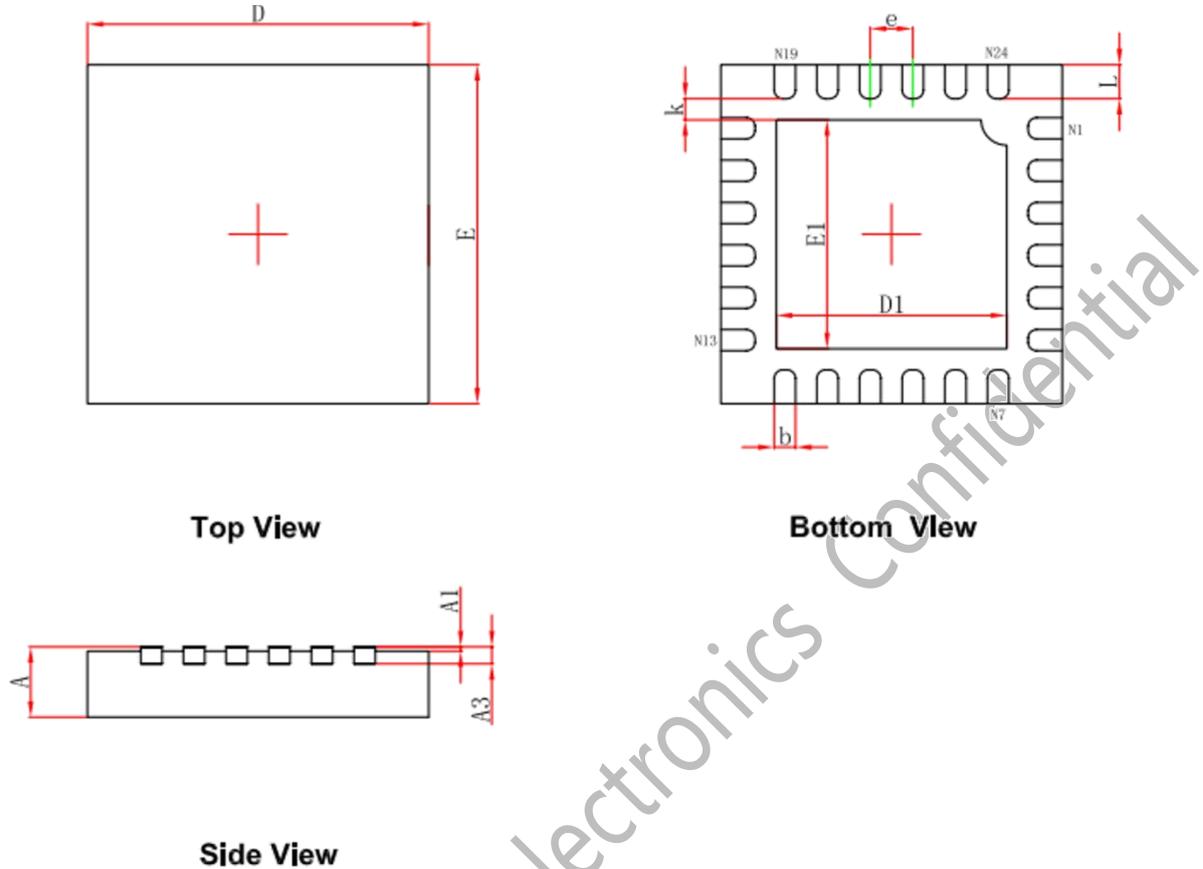
- QSOP24 塑封规格图



	毫米(mm)	
	最小值(Min)	最大值(Max)
A	—	1.95
A1	0.05	0.35
A2	1.05	—
b	0.1	0.4
c	0.05	0.254
D	8.2	9.2
E1	3.6	4.2
E	5.6	6.5
e	0.635TYP	
L	0.3	1.5
θ	0°	10°



● QFN24 塑封规格图



	毫米(mm)	
	最小值(Min)	最大值(Max)
A	0.700/0.800	0.800/0.900
A1	0.000	0.050
A3	0.203REF	
D	3.924	4.076
E	3.924	4.076
D1	2.6	2.8
E1	2.6	2.8
k	0.20MIN	
b	0.200	0.300
e	0.500TYP	
L	0.324	0.476

12 重要声明

德普微尽力确保本产品规格书内容的准确和可靠，但是保留在没有通知的情况下，修改规格书内容的权利。客户在下订单前应联系德普微获取最新的相关信息，并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的本公司销售条款与条件。

德普微会不定期更新本文档内容，产品实际参数可能因型号或者其他事项不同有所差异，本文档不作为任何明示或暗示的担保或授权。

本产品规格书未包含任何针对德普微或第三方所有的知识产权的授权。针对本产品规格书所记载的信息，德普微不做任何明示或暗示的保证，包括但不限于对规格书内容的准确性、商业上的适销性，特定目的的适用性或者不侵犯德普微或任何第三人知识产权做任何明示或暗示保证，德普微也不就因本规格书本身及其使用有关的偶然或必然损失承担任何责任。

德普微对应用帮助或客户产品设计不承担任何义务。客户应对其使用本公司的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险，客户应提供充分的设计与操作安全验证。

针对本规格书所披露的内容，在未获得德普微的授权下，任何第三方不得使用、复制、转换，一经发现本公司必依法追究其法律责任，并赔偿由此对本公司造成的一切损失。

请注意在本资料记载的条件范围内使用产品，特别请注意绝对最大额定值、工作电压范围和电气特性等。因在本资料记载的条件范围外使用产品而造成的故障和(或)事故等的损害，本公司对此概不承担任何责任。

本公司一直致力于提高产品的质量和可靠度，但所有的半导体产品都有一定的失效概率，这些失效概率可能会导致一些人身事故、火灾事故等。当设计产品时，请充分留意冗余设计并采用安全指标，这样可以避免事故的发生。

使用本公司的 IC 生产产品时，如因其产品中对该 IC 的使用方法或产品的规格，或因进口国等原因，包含本 IC 产品在内的制品发生专利纠纷时，本公司概不承担相应责任。